

**DRIVING DEVICE AND DRIVING METHOD FOR BACK LIGHT**

Patent Number: JP9265074  
Publication date: 1997-10-07  
Inventor(s): UCHIDA MASAhide  
Applicant(s): SEIKO EPSON CORP  
Requested Patent: ☐ JP9265074  
Application Number: JP19960074901 19960328  
Priority Number(s):  
IPC Classification: G02F1/133; F21V8/00; G02F1/1335; G09G3/36; H05B41/24  
EC Classification:  
Equivalents:

---

**Abstract**

---

**PROBLEM TO BE SOLVED:** To provide the driving device and the driving method of a back light capable of obtaining the synchronizing signal of an inverter circuit having a proper frequency and the proper driving power of a fluorescent tube even though the video signal having a different synchronizing frequency is inputted.

**SOLUTION:** Since a discriminate circuit 1 discriminates the form of a video signal based on the synchronizing frequency of the video signal or the frequency of a horizontal synchronizing frequency Sync and determines a frequency dividing ratio so as to become larger as the frequency of the horizontal synchronizing frequency Sync becomes higher and also the circuit determines the pulse width roughly proportional to the cycle of the horizontal synchronizing frequency sync which is frequency divided, a pulse generating circuit 2 supplies driving pulses Pd having an almost fixed cycle or an almost fixed duty cycle to an inverter circuit 5 regardless of the form of the video signal.

---

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-265074

(43) 公開日 平成9年(1997)10月7日

| (51) Int.Cl. <sup>6</sup> | 識別記号  | 庁内整理番号 | F I            | 技術表示箇所  |
|---------------------------|-------|--------|----------------|---------|
| G 0 2 F 1/133             | 5 3 5 |        | G 0 2 F 1/133  | 5 3 5   |
| F 2 1 V 8/00              | 6 0 1 |        | F 2 1 V 8/00   | 6 0 1 Z |
| G 0 2 F 1/1335            | 5 3 0 |        | G 0 2 F 1/1335 | 5 3 0   |
| G 0 9 G 3/36              |       |        | G 0 9 G 3/36   |         |
| H 0 5 B 41/24             |       |        | H 0 5 B 41/24  | A       |

審査請求 未請求 請求項の数 5 O L (全 5 頁)

(21) 出願番号 特願平8-74901

(22) 出願日 平成8年(1996)3月28日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 内田 雅秀

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

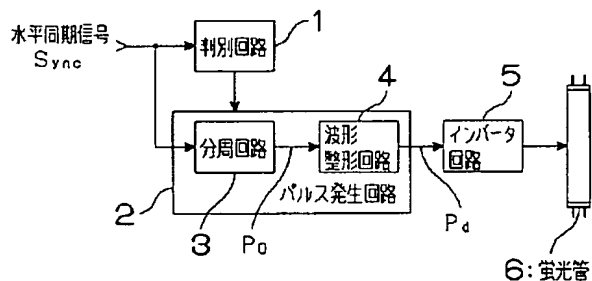
(74) 代理人 弁理士 志賀 正武 (外2名)

(54) 【発明の名称】 バックライトの駆動装置および駆動方法

(57) 【要約】

【課題】 異なる同期周波数の映像信号が入力されても、適切な周波数のインバータ回路の同期信号ならびに適切な蛍光管の駆動電力を得ることが可能であるバックライトの駆動装置および駆動方法を提供する。

【解決手段】 判別回路1は、映像信号の同期周波数あるいは水平同期信号 Sync の周波数に基づいて映像信号の形態を判別し、水平同期信号 Sync の周波数が高くなるに従って分周比が大きくなるように決定し、また分周された水平同期信号 Sync の周期に概ね比例したパルス幅を決定することで、パルス発生回路2は映像信号の形態に関係なくほぼ一定周期あるいはほぼ一定デューティ比の駆動パルス P<sub>d</sub> を、インバータ回路5に供給する。



## 【特許請求の範囲】

【請求項1】 映像信号の形態を判別する判別手段(1)と、

前記映像信号に含まれる水平同期信号が供給され当該水平同期信号を前記判別された映像信号の形態に応じて分周して駆動パルス生成するパルス発生手段(4)と、前記駆動パルスに同期して高圧電力を生成する高圧電力生成手段(5)と、

前記高圧電力によって発光する発光手段(6)とを具備することを特徴とするバックライトの駆動装置。

【請求項2】 前記パルス発生手段は、前記判別された映像信号の形態に応じて前記駆動パルスのパルス幅を変化させることを特徴とする請求項1に記載のバックライトの駆動装置。

【請求項3】 前記判別手段は、前記映像信号の同期周波数あるいは前記水平同期信号の周波数に基づいて前記映像信号の形態を判別することを特徴とする請求項1あるいは請求項2の何れかに記載のバックライトの駆動装置。

【請求項4】 判別手段は映像信号の形態を判別して当該映像信号を含む水平同期信号の周波数が高くなるに従って分周比が大きくなるように決定し、パルス発生手段は前記判別手段によって決定された前記分周比に従って前記水平同期信号を分周して駆動パルスを生成し、高圧電力生成手段は前記駆動パルスに同期した高圧電力を生成し、発光手段が前記高圧電力によって発光することを特徴とするバックライトの駆動方法。

【請求項5】 前記判別手段は前記分周比で分周された前記水平同期信号の周期に概ね比例したパルス幅を決定し、前記パルス発生手段は前記判別手段によって決定された前記パルス幅の前記駆動パルスを生成することを特徴とする請求項4に記載のバックライトの駆動方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、液晶表示装置に用いられるバックライトの駆動装置および駆動方法に関する。

【0002】

【従来の技術】近年、LCD(Liquid Crystal Display:液晶表示装置)の応用範囲が広がり、テレビジョン受像機やビデオカメラのファインダー、あるいはコンピュータの表示装置等に多く用いられている。

【0003】また、現在これらの用途においては、画面の見易さ等の理由から、そのほとんどのものがバックライトを備えている。

【0004】このバックライトには、一般に蛍光管(放電管)が用いられており、放電に必要な高圧は、インバ

ータ回路(交流発生回路)が映像信号の水平同期信号の供給を受けることによって発生している。これについては、例えば特開平3-170910号等にも示されているので、詳細な説明は省略する。

【0005】

【発明が解決しようとする課題】ところで、パーソナルコンピュータ(これ以降、単にコンピュータと称する)に用いられる画像ディスプレイには、様々な同期周波数のものがあり、この同期周波数は一般に表示画面の解像度(画素数)等によって決定される。

【0006】しかしながら前述のインバータ回路の各部分は、特定の周波数の同期信号が入力された場合を想定して構成されている。このため、与えられる同期周波数が変化すると、発生電圧が変化するために蛍光管の発光輝度が変化したり電力の変換損失が増加してしまう。また、特定の部品に対する負担が増加するために、回路を構成する部品の寿命が短くなる等の不具合が発生する。

【0007】この発明は、このような背景の下になされたもので、異なる同期周波数の映像信号が入力されても、適切な周波数のインバータ回路の同期信号ならびに適切な蛍光管の駆動電力を得ることが可能であるバックライトの駆動装置および駆動方法を提供することを目的としている。

【0008】

【課題を解決するための手段】上述した課題を解決するために、請求項1に記載の発明にあっては、映像信号の形態を判別する判別手段と、前記映像信号に含まれる水平同期信号が供給され当該水平同期信号を前記判別された映像信号の形態に応じて分周して駆動パルスを生成するパルス発生手段と、前記駆動パルスに同期して高圧電力を生成する高圧電力生成手段と、前記高圧電力によって発光する発光手段とを具備することを特徴とする。

【0009】この発明によれば判別手段は映像信号の形態を判別し、パルス発生手段はこの形態に応じて映像信号に含まれる水平同期信号を分周することで、映像信号の形態に関係なくほぼ一定周期の駆動パルスを高圧電力生成手段に供給する。

【0010】また、請求項2に記載の発明によれば、請求項1に記載のバックライトの駆動装置では、前記パルス発生手段は、分周された前記水平同期信号の周期に概ね比例したパルス幅の駆動パルスを生成することを特徴とする。

【0011】この発明によればパルス発生手段は判別された映像信号の形態に応じて駆動パルスのパルス幅を変化させることで、ほぼ一定デューティ比の駆動パルスを高圧電力生成手段に供給する。

【0012】また、請求項3に記載の発明によれば、請求項1あるいは請求項2の何れかに記載のバックライトの駆動装置では、前記判別手段は、前記映像信号の同期周波数あるいは前記水平同期信号の周波数に基づいて前

記映像信号の形態を判別することを特徴とする。

【0013】この発明によれば、判別手段は映像信号の同期周波数あるいは水平同期信号の周波数に基づいて映像信号の形態を判別することで、映像信号の形態に関係なくほぼ一定周期あるいはほぼ一定デューティ比の駆動パルスを高圧電力生成手段に供給する。

【0014】また、請求項4に記載の発明によれば、判別手段は映像信号の形態を判別して当該映像信号が含む水平同期信号の周波数が高くなるに従って分周比が大きくなるように決定し、パルス発生手段は前記判別手段によって決定された前記分周比に従って前記水平同期信号を分周して駆動パルスを生成し、高圧電力生成手段は前記駆動パルスに同期した高圧電力を生成し、発光手段が前記高圧電力によって発光することを特徴とする。

【0015】この発明によれば判別手段は映像信号の形態を判別して当該映像信号が含む水平同期信号の周波数が高くなるに従って分周比が大きくなるように決定し、パルス発生手段は映像信号に含まれる水平同期信号をこの分周比分周することで、映像信号の形態に関係なくほぼ一定周期の駆動パルスを高圧電力生成手段に供給する。

【0016】また、請求項5に記載の発明によれば、請求項4に記載のバックライトの駆動方法では、前記判別手段は前記分周比で分周された前記水平同期信号の周期に概ね比例したパルス幅を決定し、前記パルス発生手段は前記判別手段によって決定された前記パルス幅の前記駆動パルスを生成することを特徴とする。

【0017】この発明によれば判別手段は分周された水平同期信号の周期に概ね比例したパルス幅を決定し、パルス発生手段はこのパルス幅の駆動パルスを生成することで、ほぼ一定デューティ比の駆動パルスを高圧電力生成手段に供給する。

【0018】

【発明の実施の形態】以下に図面を参照して本発明の一実施の形態について説明する。図1は、本発明の一実施の形態にかかるバックライトの駆動装置の構成を示すブロック図である。

【0019】図1において1は判別回路であり、一例として時定数を有するタイミング判定回路と、後述する分周比やパルス幅を決定する演算回路部あるいは参照テーブル（メモリ）等から構成されている。

【0020】この判別回路1には、図示しないLCDの駆動回路に与えられる映像信号に含まれる水平同期信号Syncが供給され、この水平同期信号Syncの周波数に基づいて映像信号のモードを判別する。

【0021】2はパルス発生回路であり、分周回路3と波形整形回路4とから構成されている。この分周回路3は、一例としてプログラマブルカウンタから構成され、水平同期信号Syncを判別回路1によって指示された分周比で分周し、パルス信号 $P_0$ を出力する。

【0022】波形整形回路4は、一例としてワンショットマルチバイブレータや時定数回路等から構成され、分周回路3が出力するパルス信号 $P_0$ を、判別回路1によって指示されたパルス幅に整形し、駆動パルスPdを出力する。

【0023】5はゲート素子や昇圧トランス等（何れも図示省略）から構成されたインバータ回路である。この図示しないゲート素子は、駆動パルスPdに同期して図示しない昇圧トランスの1次巻き線に供給される直流電源を断続させる。

【0024】このため、上述の昇圧トランスの2次巻き線には、高圧が発生する。こうしてインバータ回路5は、尖頭値が概ね500V以上のパルス状の高圧電力を発生し、これが蛍光管6に供給されて、蛍光管6が発光する。

【0025】図2は、本実施の形態のバックライトの駆動装置に供給され得る映像信号の例を示す図である。同図に示すように本実施の形態には、複数の画面モードの映像信号の内、何れか1つが供給される。

【0026】例えば画面モードがNTSCモード（National Television System Committee方式、ただし本実施の形態においては、ノンインターレース変換したNTSCモードをさすものとする）の場合、有効走査線数が460本程度であることから縦ドット数は460、またアスペクト比（縦横比）が3：4であるために横ドット数は613となる。さらにこの場合、水平同期周波数は31.46kHzである。

【0027】一方SVGA（垂直同期周波数75Hz時）モードの場合、縦横のドット数は各々600と800であり、水平同期周波数は46.875kHzである。即ち、上述のNTSCモードの場合とは水平同期周波数が大きく異なる。

【0028】そこで判別回路1は図2に示すように、各画面モードの水平同期信号Syncの周波数に応じて分周比を決定し、パルス発生回路2に供給する。分周回路3は、この分周比に従って水平同期信号Syncを分周する。

【0029】例えば上述のNTSCモードの場合、分周回路3は判別回路1の決定に従って水平同期信号を1/2分周する。このため、分周回路3が出力するパルス信号 $P_0$ は15.73kHzとなる。

【0030】一方SVGA（垂直同期周波数75Hz時）モードの場合、分周回路3は判別回路1の決定に従って水平同期信号を1/3分周する。このため、分周回路3が出力するパルス信号 $P_0$ は15.625kHzとなる。

【0031】図3は、映像信号と水平同期信号の様子ならびにパルス信号 $P_0$ の様子を示したタイミングチャートであり、図3（a）はNTSCモードの場合を示しており、図3（b）はSVGAモードの場合を示してい

る。

【0032】こうして、分周回路3が出力するパルス信号 $P_0$ の周波数は、画面モードに関係なくほぼ一定（本実施の形態では16kHz前後）となり、インバータ回路5が同期周波数の変動により受ける負担が低減される。

【0033】さて判別回路1は、図2に示すように各画面モードの水平同期信号Syncの周波数に応じてパルス幅（パルスオン時間）をも決定し、パルス発生回路2に供給する。波形整形回路4は、このパルス幅に従って駆動パルス $P_d$ を出力する。

【0034】例えば画面モードがVGA（垂直同期周波数85Hz時）モードの場合、水平同期周波数は48.269kHzである。しかし1/3分周されるために、分周回路3が出力するパルス信号の1周期は、およそ62.2 $\mu$ 秒となる。またこの場合のパルス幅は9.0 $\mu$ 秒であるので、駆動パルス $P_d$ のデューティ比は約1:6.9となる。

【0035】一方画面モードがSVGA（垂直同期周波数60Hz時）モードの場合、水平同期周波数は37.879kHzである。しかし1/2分周されるために、分周回路3が出力するパルス信号の1周期は、およそ2.8 $\mu$ 秒となる。またこの場合のパルス幅は8.0 $\mu$ 秒であるので、駆動パルス $P_d$ のデューティ比は約1:6.6となる。

【0036】即ち、波形整形回路4が出力する駆動パルス $P_d$ のデューティ比は、画面モードに関係なくほぼ一定（本実施の形態では1:7.0前後）となり、蛍光管6の発光輝度が一定となる。

【0037】なお、上述の実施の形態において例に挙げて説明した画面モード（垂直同期周波数、水平同期周波数、縦ドット数あるいは横ドット数）、分周回路の分周比、駆動パルスの周波数やパルス幅あるいはインバータ回路が発生する高圧電力の電圧、その他各回路部の詳細等は一例であり、本発明はこれらの値や回路構成に限定されたものではない。

【0038】また、発光素子として挙げた蛍光管も一例であり、この他の放電管であってもよい。

【0039】さらに上述の実施の形態では、判別回路は水平同期信号の周波数に基づいて画面モードを判別する構成を示した。しかしこの他に、映像信号を生成する回路から画面モードを示す信号が供給される構成や、接続されるLCD等の表示装置から画面モードを示す信号が供給される構成、あるいは表示装置を接続するコネクタの形状や信号配列（ピン配列）に基づいて画面モードを判別する構成であってもよい。

【0040】

【発明の効果】以上説明したように、請求項1に記載の発明によれば判別手段は映像信号の形態を判別し、パルス発生手段はこの形態に応じて映像信号に含まれる水平同期信号を分周することで、映像信号の形態に関係なくほぼ一定周期の駆動パルスを高圧電力生成手段に供給する。

【0041】請求項2に記載の発明によればパルス発生手段は判別された映像信号の形態に応じて駆動パルスのパルス幅を変化させることで、ほぼ一定デューティ比の駆動パルスを高圧電力生成手段に供給する。

【0042】請求項3に記載の発明によれば、判別手段は映像信号の同期周波数あるいは水平同期信号の周波数に基づいて映像信号の形態を判別することで、映像信号の形態に関係なくほぼ一定周期あるいはほぼ一定デューティ比の駆動パルスを高圧電力生成手段に供給する。

【0043】請求項4に記載の発明によれば判別手段は映像信号の形態を判別して当該映像信号が含む水平同期信号の周波数が高くなるに従って分周比が大きくなるように決定し、パルス発生手段は映像信号に含まれる水平同期信号をこの分周比分周することで、映像信号の形態に関係なくほぼ一定周期の駆動パルスを高圧電力生成手段に供給する。

【0044】請求項5に記載の発明によれば判別手段は分周された水平同期信号の周期に概ね比例したパルス幅を決定し、パルス発生手段はこのパルス幅の駆動パルスを生成することで、ほぼ一定デューティ比の駆動パルスを高圧電力生成手段に供給するので、異なる同期周波数の映像信号が入力されても、適切な周波数のインバータ回路の同期信号ならびに適切な蛍光管の駆動電力を得ることが可能で、インバータ回が受ける負担が低減され、ビートがなく一定輝度で点灯するバックライトの駆動装置および駆動方法が実現可能であるという効果が得られる。

【図面の簡単な説明】

【図1】本発明の一実施の形態にかかるバックライトの駆動装置の構成を示すブロック図である。

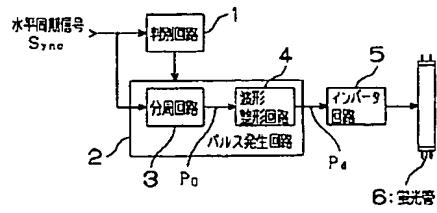
【図2】同実施の形態のバックライトの駆動装置に供給され得る映像信号の例を示す図である。

【図3】同実施の形態における、映像信号と水平同期信号の様子ならびにパルス信号 $P_0$ の様子を示したタイミングチャートである。

【符号の説明】

- 1 判別回路（判別手段）
- 4 波形整形回路（パルス発生手段）
- 5 インバータ回路（高圧電力生成手段）
- 6 蛍光管（発光手段）

【図1】



【図2】

| 画面モード      | 横ドット数 | 縦ドット数 | 水平同期周波数<br>[kHz] | 分周比 | パルス幅<br>[μs] |
|------------|-------|-------|------------------|-----|--------------|
| NTSC       | 618   | 460   | 31.46            | 1/2 | 9.0          |
| PAL        | 728   | 546   | 31.25            | 1/2 | 9.0          |
| N社モード      | 640   | 400   | 24.89            | 1/1 | 7.5          |
| VGA(70Hz)  | 640   | 400   | 31.47            | 1/2 | 9.0          |
| VGA(75Hz)  | 640   | 480   | 37.5             | 1/2 | 8.0          |
| VGA(85Hz)  | 640   | 480   | 48.269           | 1/3 | 9.0          |
| VGA(72Hz)  | 640   | 480   | 37.861           | 1/2 | 8.0          |
| VGA(60Hz)  | 640   | 480   | 31.469           | 1/2 | 9.0          |
| A社モード①     | 640   | 480   | 35.0             | 1/2 | 8.5          |
| A社モード②     | 640   | 480   | 34.975           | 1/2 | 8.5          |
| SVGA(56Hz) | 800   | 600   | 35.156           | 1/2 | 8.5          |
| SVGA(75Hz) | 800   | 600   | 46.875           | 1/3 | 9.0          |
| SVGA(60Hz) | 800   | 600   | 37.879           | 1/2 | 8.0          |
| SVGA(71Hz) | 800   | 600   | 48.077           | 1/3 | 9.0          |

【図3】

